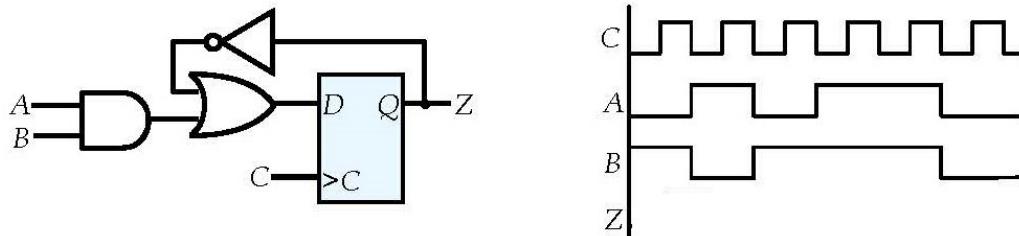




۱ نمودار حالت مدار شکل زیر را رسم کنید. نمودار زمانی شکل زیر را برای خروجی Z تکمیل کنید. (۱۰ نمره)

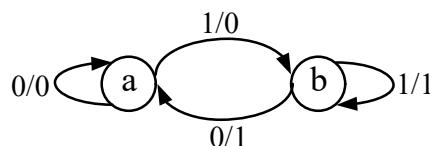


۲- جدول حالت زیر را بر اساس قضیه مربوطه ساده کنید. سپس به حالتها کد مناسب بر اساس قضیه مربوطه نسبت داده و آن را با SR F.F. پیاده سازی کنید. (۲۰ نمره)

Present State	Next State		Output (z)	
	$x = 0$	$x = 1$	$x = 0$	$x = 1$
A	A	E	1	0
B	C	F	0	0
C	B	H	0	1
D	E	F	0	0
E	D	A	0	1
F	B	F	1	1
G	D	H	0	1
H	H	G	1	0

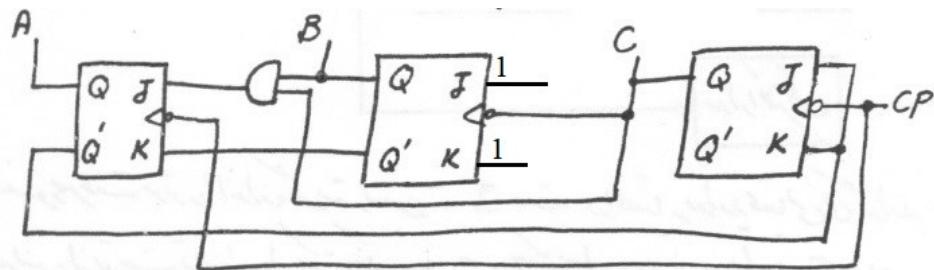
۳- مدار سنکرونی طراحی کنید که وقتی در طی ۳ پالس ۳ بیت ورودی را بررسی می کند (هم پوشانی دارد) و اگر تعداد صفرهای موجود در آن فرد باشد، خروجی ۱ شود، در غیر این صورت خروجی صفر خواهد بود. با رسم نمودار حالت و با کمترین تعداد حالت ، مدار را با استفاده از JK F.F. و 8×1 MUX و بدون گیت، طراحی کنید.
در صورت وجود حالتی بی اهمیت مدار بایستی "خود تصحیح" باشد. (۲۰ نمره)

۴- مدل میلی شکل زیر را در نظر بگیرید و مدل مور معادل آن را رسم کنید. سپس با استفاده از T F.F. و کمترین گیتهای ممکن مدل مور بدست آمده را طراحی کنید. در صورت وجود حالتی بی اهمیت ، مدار بایستی "خود تصحیح" باشد. (۲۰ نمره)





۵- شمارنده آسنکرون (شمارنده ریپل) شکل زیر را با رسم نمودار حالت تحلیل کرده و ترتیب شمارش آن را بدست آورید. اگر مدار دارای حالت استفاده نشده است، این حالتها به حالتهای اصلی بر می‌گردد یا نه؟ اگر مدار "خود تصحیح" نیست آن را ایجاد کنید. (۱۵ نمره)



۶- در شکل زیر مدار مجتمع شمارنده صعودی باینری ۷4161 با جدول عملکرد آن ارائه شده است:

	clear	cp	Load	Count enable	Function
۷۴۱۶۱	0	x	x	x	Clear to 0
Load	1	x	1	0	No change
Count enable	1	↑	0	x	Load Inputs
D C B A	1	↑	1	1	Count next binary state
carry out					

که در آن خروجی Q_D و ورودی D پر ارزشترین بیت هستند.
مداری به کمک دو عدد از IC فوق با کمترین گیتهای ممکن طراحی کنید که از ۴ تا ۲۸ بشمارد و تکرار کند. توجه نمایید که نمایش هر رقم شمارش در مبنای ۱۰ است. (۱۵ نمره)

موفق باشد