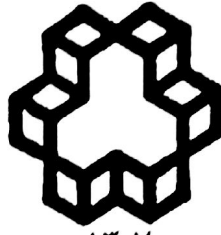


۹۰/۱۱/۸۰ - ۱۳۰۱ -
→ ۴۵



۱۳۰۷

دانشگاه صنعتی خواجه نصیرالدین طوسی

دانشکده مهندسی برق و کامپیوتر

پایان نامه دوره کارشناسی ارشد مهندسی برق - الکترونیک

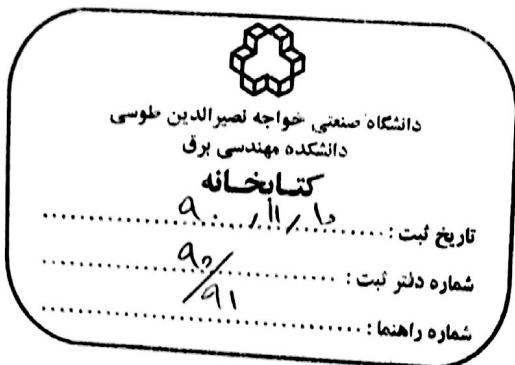
تحلیل، طراحی و شبیه سازی یک سنتز کننده فرکانس تطبیق پذیر

توسط:

حمیدرضا اسمعیلی طاهری

استاد راهنما:

دکتر مهدی احسانیان



زمستان ۱۳۹۰

چکیده

با افزایش فرکانس کاری مدارهای الکترونیکی، نیاز به حلقه‌های قفل فاز با جیتز کم بیش از پیش نمایان می‌گردد. از جمله پارامترهای اثرگذار در مقدار جیتز خروجی، پهناهای باند حلقه است. می‌توان برای هر کاربرد خاص از حلقه قفل فاز، پهناهای باند بهینه‌ای را یافت که در آن جیتز شکل موج خروجی کمترین مقدار ممکن باشد، اما با تغییر فرکانس ورودی پهناهای باند حلقه قفل فاز از حالت بهینه خارج می‌شود و عملکرد جیتزی مختل می‌گردد. می‌توان نشان داد در صورتی که نسبت پهناهای باند به فرکانس ورودی ثابت نگه داشته شود، عملکرد جیتزی حلقه قفل فاز بهینه خواهد ماند. در این تحقیق با ایجاد تناسبی میان جریان پمپ بار و ولتاژ کنترل اسیلاتور کنترل شده با ولتاژ، زمینه برای ثابت نگه داشتن نسبت پهناهای باند به فرکانس ورودی فراهم شده است. شبیه‌سازی‌های انجام شده در نرم‌افزارهای Matlab و ADS نشان می‌دهند، تناسب ایجاد شده قادر است علاوه بر کاهش چشمگیر تغییرات نسبت پهناهای باند به فرکانس مرجع، تغییرات جیتز سیکل به سیکل و جیتز سیکل خروجی را نیز کاهش دهد و بنابراین تطبیق‌پذیری جیتز خروجی را نیز فراهم آورد. اجزای حلقه قفل فاز و مدارهای کنترلی جدید در تکنولوژی ۰/۱۸ میکرومتر CMOS طراحی و نتایج شبیه‌سازی ارائه گردیده‌اند.

کلید واژه: حلقه قفل فاز با پهناهای باند تطبیق‌پذیر. سنتز کننده فرکانس.