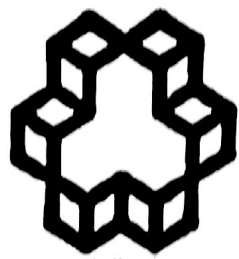
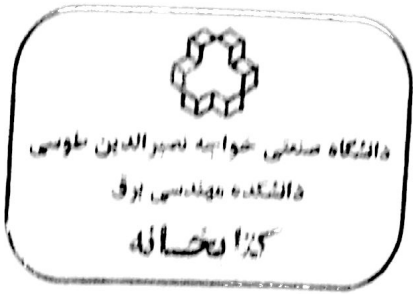


۱۳۵  
۱۳۳۳ - ۱۳۹۰  
x CD



۱۳۰۷

دانشگاه صنعتی خواجه نصیرالدین طوسی

دانشکده مهندسی برق و کامپیوتر

پایان نامه دوره کارشناسی ارشد مهندسی برق - الکترونیک

# طراحی یک سیستم فازی برای کنترل و بهینه سازی جیتر

## در سنتز کننده های فرکانس

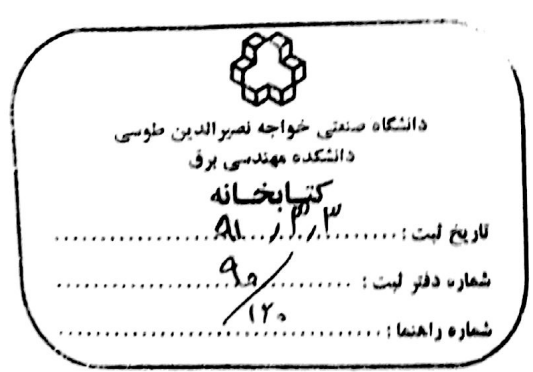
توسط:

زهرا صالحی ۸۸۰۵۸۶۴

استاد راهنما:

دکتر مهدی احسانیان

زمستان ۱۳۹۰



## چکیده

حلقه‌های قفل فاز به صورت گسترده در گیرنده‌های مخابراتی و مولدهای کلاک برای مدارات مجتمع استفاده می‌شوند. در این پایان‌نامه، روش طراحی یک کنترل‌کننده فازی را برای بهینه‌سازی جیتر در حلقه‌های قفل فاز شرح می‌دهیم. برای طراحی این کنترل‌کننده، ما ابتدا اثر پارامترهای حلقه را بر جیتر خروجی حلقه قفل فاز بررسی و تحلیل می‌نماییم. سپس، با استفاده از نتایج این تحلیل به طراحی کنترل‌کننده فازی می‌پردازیم. عملکرد کنترل‌کننده فازی به این صورت است که با اضافه کردن یک واحد بهره غیرخطی به حلقه قفل فاز موجب تغییر پارامترهای آن، شامل پهنای باند و ضریب میرایی می‌شود. کنترل‌کننده فازی ما ضمن بهینه‌سازی پهنای باند حلقه قفل فاز باعث بهبود جیتر در خروجی آن می‌شود. نتایج شبیه‌سازی روی یک نمونه مقادیر آزمایشی نشان می‌دهد که با اضافه کردن این کنترل‌کننده فازی به حلقه قفل فاز، بدون نیاز به بهینه‌سازی اجزاء، مقدار rms جیتر در خروجی حلقه از 10.48ps به 3.25ps کاهش می‌یابد.

**کلید واژه:** حلقه قفل فاز، کنترل‌کننده فازی، پهنای باند بهینه، جیتر زمانی.