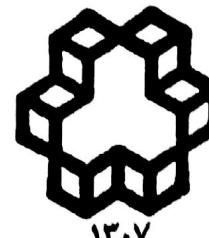


94  
174  
174  
174  
174  
174  
174  
174  
174  
174



۱۳۰۱



دانشگاه صنعتی خواجه نصیرالدین طوسی  
دانشکده هندسی برو

۱۱۰۷

انگلشہر مہندسی برائے کامپیوٹر

## بيان نامه دوره کارشناسی ارشد مهندسی برق - الکترونیک

طراحی و ارزیابی سنتر کنده فرکانسی دیجیتال مستقیم بدون حافظه و توان کم

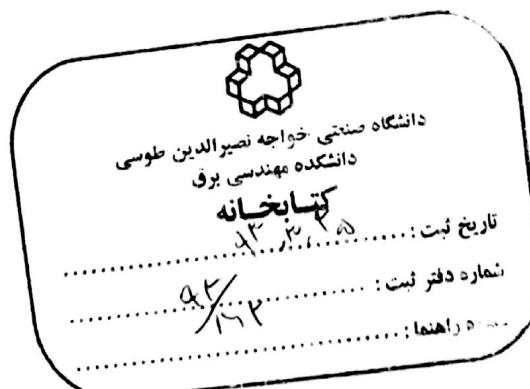
و سط:

و حید پور آزاد

ستاد راهنمای

دکتر مهدی احسانیان

۹۲ مستان



## چکیده

در این پایان‌نامه یک سنتزکننده دیجیتال مستقیم در تکنولوژی  $18/0\text{-میکرون}$  مورد بررسی قرار گرفته شده که در آن از معماری بدون حافظه استفاده شده است. فرکانس کلک ورودی برابر  $1\text{ گیگا هرتز}$  می‌باشد. کلیات طرح به این صورت است که ابتدا یک کلمه کنترل ورودی در یک ثبات ذخیره می‌شود و سپس با هر پاس ساعت محتویات این ثبات به یک انباره فاز انتقال پیدا می‌کند. انباره فاز شامل رجیسترها و جمع کننده می‌باشد. خروجی انباره که به صورت موج دندان‌اره‌ای و دیجیتال می‌باشد و در نرم‌افزار متلب طراحی شده است، ابتدا به یک موج مثلثی با همان فرکانس تبدیل می‌شود و سپس توسط یک مبدل آنالوگ به دیجیتال ایده آل که در متلب کد مربوط به آن نوشته شده است، به کدهای دمایی و باینری تبدیل شده سپس به یک مبدل دیجیتال به آنالوگ  $10\text{ بیتی}$  که در آن از تکنیک دمایی برای  $4\text{ بیت پر ارزش}$  استفاده شده است و در نرم‌افزار h.spice طراحی شده است، انتقال پیدا می‌کند و به یک موج مثلثی پیوسته تبدیل می‌شود. سپس این موج خروجی توسط یک مدار تفاضلی به منظور تبدیل موج مثلثی حاصل به موج سینوسی انتقال پیدا می‌کند و در نهایت یک فیلتر برای از بین بردن هارمونیک‌های ناخواسته قرار گرفته است. برای محاسبه توان خروجی از اثر مصرف توان انباره فاز صرف‌نظر شده است و مقدار متوسط این توان برابر با  $39\text{ میلی وات}$  به دست آمد است. در نهایت داده‌های حاصل از موج سینوسی برای به دست آوردن پارامتر SFDR برابر  $59\text{ دسیبل}$  در نرم‌افزار متلب استفاده شده‌اند. میزان خلوص طیفی با توجه به اینکه در این پایان‌نامه از مداری با دقت بالاتر نسبت به طرح معرفی شده دز [۳۴] را می‌باشد بهبود پیدا کرده است.

کلید واژه: بدون حافظه- جمع کننده-انباره فاز- مبدل دیجیتال به آنالوگ- تبدیل موج مثلثی به سینوسی.