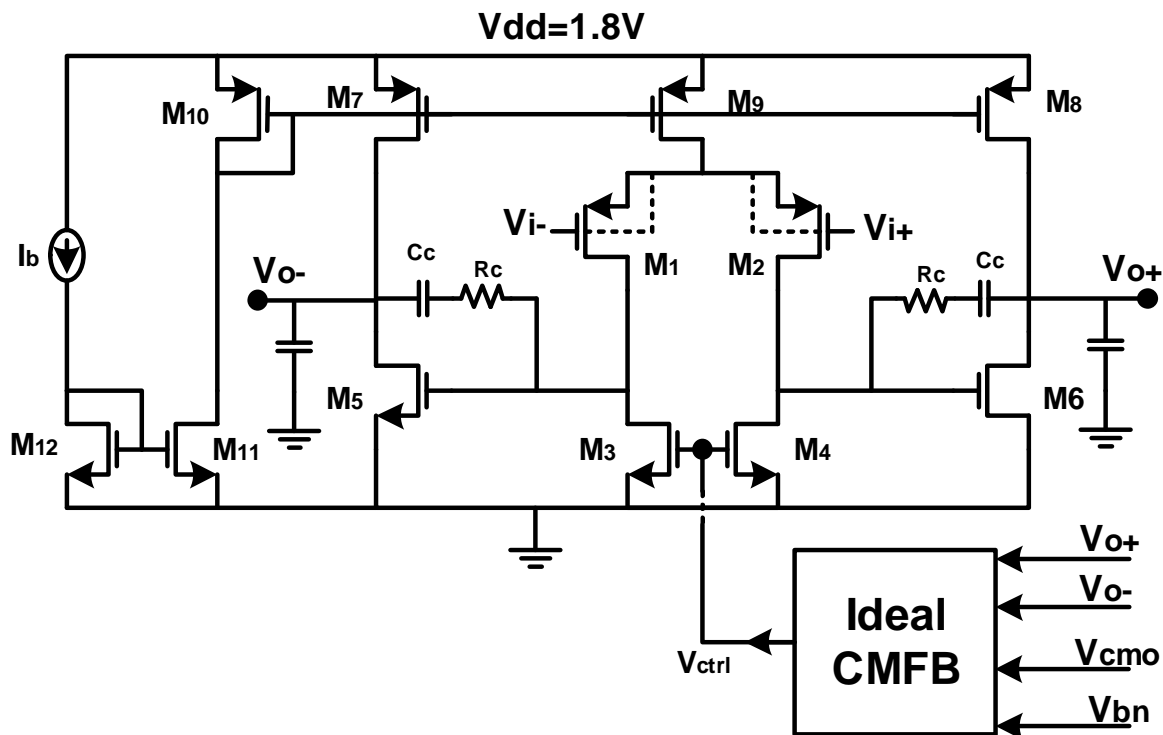


دانشگاه صنعتی خواجه نصیرالدین طوسی
هائیس ۱۳۹۷

بسمه تعالی

پروژه شبیه سازی کامپیوتری شماره 1
طراحی مدارهای مجتمع خطی
دانشکده برق - دانشگاه خواجه نصیرالدین طوسی
(1 نمره)

یک آپ امپ دوطبقه تمام تفاضلی با ترانزیستورهای ورودی PMOS در شکل زیر نشان داده شده است. آپ امپ را طوری طراحی کنید که به مشخصات ذیل برسید و در عین حال تا حد ممکن توان مصرفی آن کم باشد.



خازن بار: $1\text{pF} +$ سه رقم آخر شماره دانشجویی بر حسب فمتو فاراد

$f_t: 0.1\text{MHz} \times$ (سه رقم آخر شماره دانشجویی)

حد فاز بزرگتر از 60 درجه باشد.

$SR = 0.6 \times f_t$ به عنوان مثال اگر $f_t = 1\text{MHz}$ آنگاه خواهیم داشت: $SR = 0.6 \frac{\text{V}}{\mu\text{s}}$

بهره بزرگتر از 50 دسی بل باشد.

توان مصرفی تا حد ممکن کم باشد.

برای جبران سازی از خازن میلر و مقاومت جبران ساز استفاده کنید.

گزارش کار می بایست شامل موارد زیر باشد:

ابعاد ترانزیستورها

مدل مداری مدار CMFB

نقطه کار و ولتاژ موثر هر ترانزیستور

نمودارهای دامنه و فاز آپ امپ

حد فاز و ω_c

مقدار خازن و مقاومت جبران ساز

توان مصرفی

آزمایشی که با آن بتوان SR را اندازه گیری کرد. طریقه محاسبه SR در این آزمایش نشان داده شود.
درجه شایستگی های زیر را برای طراحی خود محاسبه و گزارش کنید. در روابط زیر I_T به کل جریان مصرفی مدار اشاره دارد.

$$FOM_S = \frac{UGBW \cdot C_L}{I_T}$$

$$FOM_L = \frac{SR \cdot C_L}{I_T}$$