

کنترل حلقه بسته جبران ساز استاتیکی سنکرون با اهداف جبران سازی همزمان توان راکتیو و عدم تعادل بار

پیمان جعفریان* محمد توکلی بینا**

*دانشکده مهندسی برق و کامپیوتر - دانشگاه تهران - ایران

**دانشکده مهندسی برق - دانشگاه صنعتی خواجه نصیرالدین طوسی - تهران - ایران

واژه‌های کلیدی: متعادل سازی بار، جبران ساز استاتیکی سنکرون، کنترلر جریان

چکیده

این مقاله به طراحی کنترل کننده حلقه بسته جبران ساز استاتیکی سنکرون با اهداف جبران سازی همزمان توان راکتیو و عدم تعادل بار می پردازد. متعادل سازی بار مستلزم تامین مولفه های نوسانی توان اکتیو و راکتیو مورد نیاز بار به صورت محلی توسط جبران ساز است. برای این منظور جبران ساز می بایست جریان های نامتعادل به شبکه قدرت تزریق نماید و از اینرو جریان های مرجع جبران ساز نامتعادل خواهند بود. این مسئله طراحی کنترلر جریان را برای حالتیکه هدف متعادل سازی بار مد نظر باشد از حالت متعادل که تنها توان راکتیو بار توسط جبران ساز تامین می شود، متفاوت می سازد. علاوه بر این، جبران سازی مولفه نوسانی توان اکتیو بار توسط جبران ساز منجر به ایجاد نوسانات مرتبه دوم بر ولتاژ سمت dc می گردد. این امر می تواند تزریق هارمونیک های مرتبه پایین به شبکه قدرت را به دنبال داشته باشد. در مقاله حاضر یک کنترلر جریان حلقه بسته مبتنی بر مدولاسیون پهنای پالس

برای تعقیب جریان های مرجع جبران ساز ارائه شده است. جریان های مرجع جبران ساز بر مبنای استراتژی تساوی جریان های سه فاز کشیده شده از شبکه قدرت استخراج شده اند. برای پرهیز از منتقل شدن نوسانات بوجود آمده بر ولتاژ dc به خروجی جبران ساز، دیوتی سایکل سوئیچ های اینورتر به صورت دینامیکی متناظر با تغییرات ولتاژ dc اصلاح شده است. نتایج شبیه سازی های انجام شده توسط نرم افزار MATLAB/SIMULINK بر روی یک جبران ساز استاتیکی نمونه نشان می دهد که کنترلر حلقه بسته پیشنهادی قادر است با سرعت، دقت و رفتار دینامیکی مطلوب اهداف جبران سازی مورد نظر را بر آورده سازد.

۱- مقدمه

جبران ساز استاتیکی سنکرون^۱ وسیله ای است که به صورت موازی با بار جهت اهداف جبران سازی توان راکتیو، تنظیم ولتاژ و یا اصلاح ضریب توان بار به صورت محلی به کار

^۱ STATCOM: Static synchronous compensator

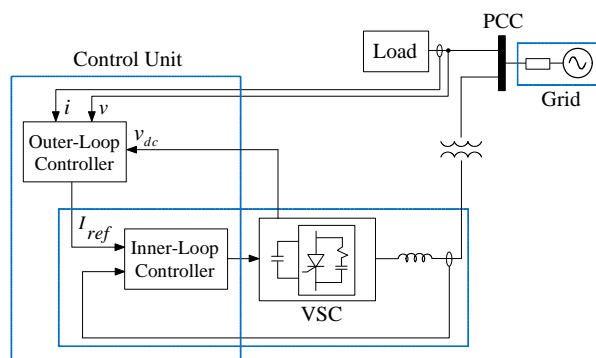
بیست و چهارمین کنفرانس بین‌المللی برق

فیدبک رله‌ای یاد می‌شود [۳]. روش هیستریزس نسبت به تغییر پارامترهای سیستم مقاوم است و به شرط محدود نبودن فرکانس سوئیچینگ، با سرعت دینامیکی مناسب قادر است جریان‌های مرجع را دنبال نماید. مشکل روش هیستریزس متغیر بودن فرکانس سوئیچینگ است. این تغییرات به فرم افزایش فرکانس سوئیچینگ در محدوده عبور از صفر ولتاژ خروجی اینورتر است. از آنجائیکه در جبران‌ساز استاتیکی توان راکتیو اختلاف فاز ولتاژ و جریان خروجی تقریباً معادل با ± 90 درجه است، حداکثر فرکانس سوئیچینگ در پیک جریان واقع می‌شود که این امر افزایش تلفات داخلی توان و استرس بر روی سوئیچ‌های اینورتر را به دنبال خواهد داشت. در عمل به دلیل محدودیت حداکثر فرکانس سوئیچینگ، خارج شدن از باند هیستریزس مسئله‌ای اجتناب ناپذیر می‌باشد [۲]. علاوه بر این، برای جریان‌های مرجع نامتعادل، افزایش فرکانس سوئیچینگ بیشتر است.

روش دیگر برای پیاده‌سازی کنترلر جریان، استفاده از روش مدولاسیون پهنای پالس^۱ با کنترل حلقه بسته است. در این روش فرکانس سوئیچینگ ثابت است و در هر پریود سوئیچینگ، دیوتی سایکل سوئیچ‌های هر یک از ساق‌های اینورتر به نحوی محاسبه می‌شود که جریان خروجی جبران‌ساز، جریان مرجع را تعقیب نماید. در روش مدولاسیون پهنای پالس به دلیل ثابت بودن فرکانس سوئیچینگ، مشکلات ناشی از EMI^۲ در مقایسه با روش هیستریزس که فرکانس سوئیچینگ در یک محدوده تغییر می‌کند، بسیار کمتر است. علاوه بر این با استفاده از مدولاسیون فضای برداری می‌توان ضمن کاهش فرکانس سوئیچینگ موثر، ضریب بهره‌وری از ولتاژ dc را افزایش داد و با به کارگیری سطح ولتاژ کوچکتر در سمت dc تلفات داخلی جبران‌ساز را کاهش داد.

تاکنون روشهای متنوعی جهت پیاده‌سازی کنترلر جریان به روش PWM حلقه بسته ارائه شده است [۴]-[۱۳]. اغلب این روش‌ها به طراحی کنترلر جریان برای حالت متعادل می‌پردازند. روش متداول برای طراحی کنترلر جریان ارجاع

گرفته می‌شود. عدم تعادل بار در شبکه‌های توزیع عمدتاً ناشی از توزیع غیر یکنواخت بارهای تکفاز در میان سه فاز می‌باشد، که می‌تواند عملکرد جبران‌ساز استاتیکی سنکرون را تحت تاثیر قرار دهد و منجر به تزریق هارمونیکهای مرتبه پایین غیر مطلوب از جبران‌ساز به شبکه قدرت گردد [۱].



شکل ۱- بلوک دیاگرام کلی کنترل حلقه بسته جبران‌ساز استاتیکی سنکرون

بلوک دیاگرام کنترلر حلقه بسته جبران‌ساز استاتیکی سنکرون در شکل (۱) نمایش داده شده است. کنترل حلقه بسته یک جبران‌ساز استاتیکی مشتمل بر دو حلقه کنترل خارجی و داخلی می‌باشد. کنترلر حلقه خارجی جریان‌های مرجع جبران‌ساز را جهت دستیابی به اهداف جبران‌سازی از پیش تعریف شده تولید می‌کند. کنترل کننده حلقه داخلی وظیفه کنترل وضعیت سوئیچ‌های اینورتر را بر عهده دارد به گونه‌ای که جریان خروجی اینورتر، جریان مرجع تولید شده را دنبال نماید. از اینرو کنترل کننده حلقه داخلی اغلب کنترلر جریان نامیده می‌شود [۲]. نظر به اینکه کنترلر جریان در مسیر حلقه کنترل خارجی قرار دارد، رفتار دینامیکی کنترلر جریان، رفتار کل سیستم را تحت تاثیر قرار می‌دهد. پاسخ کند کنترلر جریان معادل با وارد نمودن تاخیر در حلقه فیدبک خارجی است که ممکن است در مواقعی منجر به ناپایداری کل سیستم گردد. بنابراین تعقیب دقیق جریان‌های مرجع جبران‌ساز توسط کنترلر داخلی در سریعترین زمان ممکن مورد نظر است.

ساده‌ترین روش برای پیاده‌سازی کنترلر جریان استفاده از روش هیستریزس است که در مباحث کنترلی از آن با عنوان

¹ PWM: Pulse width modulation

² Electro-magnetic interference

بیست و چهارمین کنفرانس بین‌المللی برق

ممکن می‌سازد.

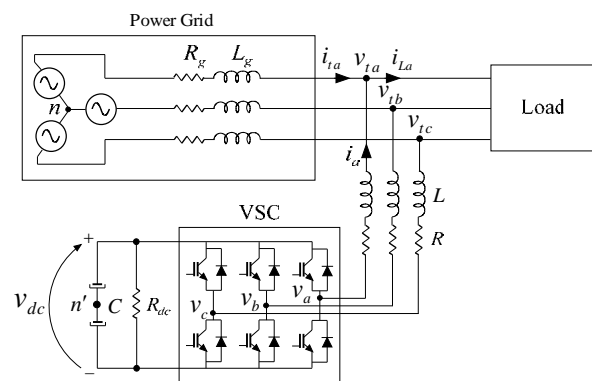
علاوه بر این، جبران‌ساز برای متعادل‌سازی بار بایستی مولفه نوسانی توان اکتیو مورد نیاز بار را به صورت محلی تامین نماید. جابه‌جایی این مولفه از توان اکتیو میان جبران‌ساز و بار منجر به نوسانات مرتبه دوم بر روی ولتاژ خازن dc می‌گردد که امری اجتناب‌ناپذیر است. در روش مدولاسیون پهنای پالس، این نوسانات می‌توانند با منتقل شدن به سمت خروجی اینورتر، سبب تزریق جریان هارمونیک مرتبه سوم به شبکه قدرت گردند.

در این مقاله طراحی کنترلر حلقه بسته جبران‌ساز استاتیکی سنکرون با هدف متعادل‌سازی بار ارائه شده است. طراحی کنترلر پیشنهادی در مختصات متعامد ساکن صورت پذیرفته است. روش کنترلی پیشنهاد شده قادر است ضمن فراهم آوردن پاسخ دینامیکی سریع، به خطای حالت ماندگار صفر در تعقیب جریان‌های مرجع نامتعادل دست یابد. در عین حال، برای پرهیز از تزریق جریان‌های هارمونیک مرتبه پایین نامطلوب به شبکه قدرت ناشی از نوسانات ولتاژ خازن dc دیوتی ساینک سوئیچ‌های اینورتر به صورت دینامیکی اصلاح شده است. بدین ترتیب جبران‌ساز قادر است مستقل از مولفه نوسانی ایجاد شده بر روی ولتاژ سمت dc جریان‌های مرجع تولید شده توسط کنترلر حلقه خارجی را دنبال نماید. روش پیشنهادی توسط نرم افزار MATLAB/SIMULINK برای کنترل حلقه بسته یک جبران‌ساز استاتیکی نمونه شبیه‌سازی شده است و نتایج حاصل از شبیه‌سازی ارائه و تحلیل شده است.

۲- مدل‌سازی سیستم

دیاگرام مداری یک جبران‌ساز استاتیکی سنکرون در شکل (۲) آورده شده است. در این شکل n و n' به ترتیب نقاط خنثی در سمت شبکه قدرت و در سمت جبران‌ساز می‌باشند. تلفات داخلی توان در جبران‌ساز توسط مقاومت R_{dc} به موازات خازن سمت dc مدل شده است [۵]. به طور معمول هارمونیک‌های فرکانس بالای تولید شده ناشی از عملکرد

جریان‌های سه فاز به مختصات متعامد گردان است. در مختصات متعامد گردان، جریان‌های مرجع جبران‌ساز به صورت مولفه‌های dc خواهند بود و یک کنترلر PI قادر است خطای حالت ماندگار صفر را در تعقیب ورودی dc ارائه دهد [۸].



شکل ۲- دیاگرام مداری یک جبران‌ساز استاتیکی سنکرون

برای حالتیکه جبران‌سازی عدم تعادل بار جزو اهداف جبران‌سازی باشد، طراحی کنترل کننده جریان از حالت متعادل متفاوت است. به منظور جبران‌سازی عدم تعادل بار، جبران‌ساز مستلزم تزریق سه جریان نامتعادل به شبکه قدرت است. این مسئله سبب می‌گردد که جریان‌های ارجاع داده شده به مختصات متعامد گردان علاوه بر مولفه dc دارای یک مولفه ac با فرکانس دو برابر فرکانس پایه شبکه قدرت باشند. در این حالت دستیابی به خطای حالت ماندگار صفر در تعقیب جریان‌های مرجع به سادگی توسط کنترلر PI امکانپذیر نیست. یک راهکار برای غلبه بر این مشکل، استخراج مولفه‌های توالی مثبت و توالی منفی جریان‌های مرجع و استفاده از مختصات متعامد ساعتگرد برای مولفه توالی مثبت و مختصات متعامد پادساعتگرد برای جریان توالی منفی است [۱۰]. به این ترتیب هریک از مولفه‌های توالی مثبت و توالی منفی به صورت مقادیر ثابت در خواهند آمد و کنترلرهای PI برای دستیابی به خطای حالت دائمی صفر بکار گرفته می‌شود. مشکل روش فوق تاخیر بوجود آمده در حلقه فیدبک ناشی از استخراج مولفه‌های توالی جریان خروجی جبران‌ساز است که دستیابی به پاسخ دینامیکی سریع را برای کنترلر جریان غیر

بیست و چهارمین کنفرانس بین‌المللی برق

که M_α و M_β بیانگر دامنه توابع مدولاسیون و δ_α و δ_β اختلاف فاز میان ولتاژ خروجی اینورتر نسبت به شبکه قدرت می‌باشند. k_m ضریب ثابتی است که به نوع مدولاسیون به کار گرفته شده برای اینورتر وابسته می‌باشد. مقدار این ضریب برای مدولاسیون 2 CB-PWM معادل با $1/2$ و برای مدولاسیون 3 SV-PWM معادل با $1/\sqrt{3}$ است. لازم به ذکر است که با لحاظ نمودن مقادیر متفاوت برای دامنه و فاز توابع مدولاسیون در دو محور α و β اینورتر قادر خواهد بود ولتاژ سه فاز نامتعادل در خروجی تولید نماید و از این طریق با تزریق جریان‌های نامتعادل به شبکه قدرت، جریان بار را متعادل‌سازی نماید.

۳- کنترلر حلقه بسته پیشنهادی

طراحی کنترلر حلقه بسته یک جبران‌ساز استاتیکی سنکرون مشتمل بر طراحی کنترلرهای حلقه داخلی و حلقه خارجی است که در ادامه شرح داده خواهد شد.

۳-۱- کنترلر حلقه خارجی

همانگونه که در شکل (۱) نشان داده شده است، کنترلر حلقه خارجی با فیدبک از ولتاژ و جریان بار، جریان مرجع جبران‌ساز را جهت برآورده نمودن اهداف مورد نظر از جبران‌سازی فراهم می‌آورد. خروجی کنترلر حلقه خارجی میزان تبادل توان اکتیو و توان راکتیو میان جبران‌ساز و شبکه را تعیین می‌کند. تنظیم سطح ولتاژ خازن dc از طریق جذب یا تحویل توان اکتیو به شبکه قدرت صورت می‌پذیرد. یک جبران‌ساز استاتیکی سنکرون برای غلبه بر افت ولتاژ خازن dc ناشی از تلفات داخلی توان در جبران‌ساز، همواره نیازمند جذب درصدی توان اکتیو از شبکه قدرت می‌باشد. جهت تنظیم ولتاژ خازن dc در سطح معین معمولاً از یک کنترلر PI استفاده می‌شود که قادر است با فیدبک از ولتاژ dc به خطای حالت دائمی صفر جهت تنظیم ولتاژ dc در مقدار مرجع دست یابد. خروجی این تنظیم کننده تلفات توان در جبران‌ساز را

سوئیچینگ اینورتر توسط یک فیلتر پایین‌گذر پسیو حذف می‌شوند. این فیلتر در فرکانس سوئیچینگ و فرکانس‌های بالاتر امپدانس کوچکی ارائه می‌دهد و در فرکانس پایه دارای امپدانس بزرگی است. بنابراین تاثیر فیلتر پایین‌گذر بر جریان فرکانس پایه بسیار کوچک و قابل صرف‌نظر است. به همین دلیل در مدار معادل جبران‌ساز برای فرکانس پایه از آن صرف‌نظر شده است. با فرض آنکه امپدانس کوپلینگ در هر سه فاز یکسان باشد، به سادگی می‌توان ثابت نمود که ولتاژ نقطه خنثی در سمت شبکه قدرت و در سمت جبران‌ساز برابر است $(v_n=v_n')$. معادلات فضای حالت سیستم با ارجاع به مختصات متعامد ساکن $(\alpha-\beta)$ عبارتست از:

$$\begin{cases} \frac{di_\alpha}{dt} = -\frac{R}{L} \cdot i_\alpha + \frac{1}{L} \cdot (v_\alpha - v_{\alpha'}) \\ \frac{di_\beta}{dt} = -\frac{R}{L} \cdot i_\beta + \frac{1}{L} \cdot (v_\beta - v_{\beta'}) \\ \frac{dv_{dc}}{dt} = -\frac{1}{C \cdot v_{dc}} \cdot (i_\alpha \cdot v_\alpha + i_\beta \cdot v_\beta) - \frac{v_{dc}}{C \cdot R_{dc}} \end{cases} \quad (1)$$

که در رابطه فوق i_α ، i_β و v_α و v_β به ترتیب بیانگر جریان‌ها و ولتاژهای خروجی اینورتر در مختصات متعامد ساکن، C ظرفیت خازنی معادل در سمت dc و ولتاژ خازن dc می‌باشد. علاوه بر این، $v_{\alpha'}$ و $v_{\beta'}$ ولتاژ در ترمینال بار (1 PCC) و L و R اندوکتانس و مقاومت معادلی است که جبران‌ساز را به شبکه قدرت متصل می‌کند. رابطه ولتاژ خروجی اینورتر $(v_\alpha$ و $v_\beta)$ با ولتاژ سمت dc به صورت زیر است:

$$\begin{cases} v_\alpha(t) = k_m \cdot v_{dc}(t) \cdot m_\alpha(t) \\ v_\beta(t) = k_m \cdot v_{dc}(t) \cdot m_\beta(t) \end{cases} \quad (2)$$

در رابطه فوق $m_\alpha(t)$ و $m_\beta(t)$ توابع مدولاسیون می‌باشند و به صورت زیر تعریف می‌شوند:

$$\begin{cases} m_\alpha(t) = M_\alpha \sin(\omega_0 t + \delta_\alpha) \\ m_\beta(t) = M_\beta \cos(\omega_0 t + \delta_\beta) \end{cases} \quad (3)$$

² Carrier based PWM

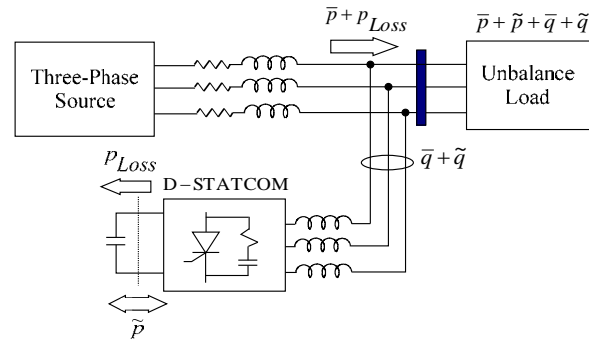
³ Space vector PWM

¹ Point of common coupling

بیست و چهارمین کنفرانس بین‌المللی برق

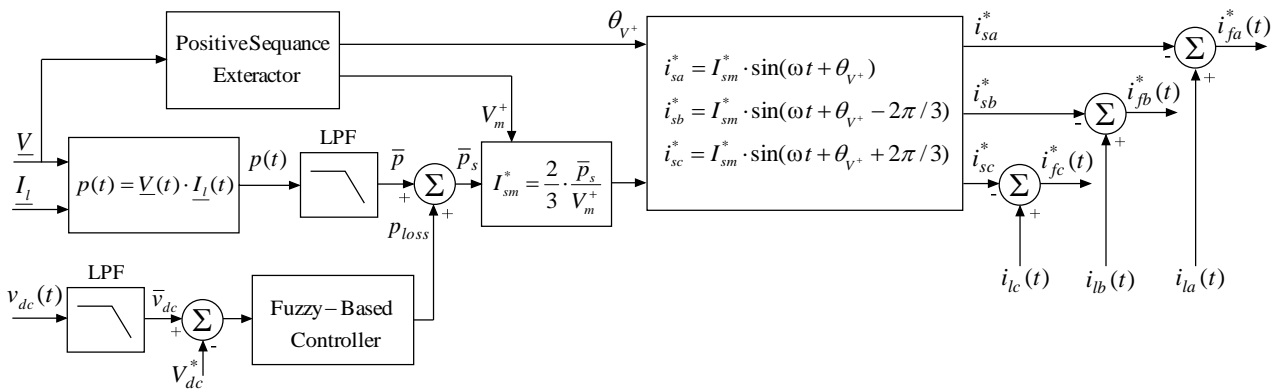
جبران‌سازی همزمان توان راکتیو و عدم تعادل بار در شکل (۳) شرح داده شده است. مولفه‌های توان ظاهری جذب شده توسط یک بار سه فاز نامتعادل، مشتمل بر توان‌های متوسط اکتیو و راکتیو (\bar{p}, \bar{q}) و همچنین توان‌های نوسانی اکتیو و راکتیو (\tilde{p}, \tilde{q}) می‌باشد. مولفه توان اکتیو متوسط بار (\bar{p}) با تبدیل شدن به نوع دیگر از انرژی مصرف می‌شود. از میان مولفه‌های توان ظاهری بار، جبران‌ساز می‌بایست کل توان راکتیو مورد نیاز بار (\bar{q}, \tilde{q}) را علاوه بر مولفه نوسانی توان اکتیو بار (\tilde{p}) به صورت محلی تامین نماید. نظر به اینکه مولفه نوسانی توان اکتیو به صورت دائمی میان بار و جبران‌ساز جابه‌جا می‌شود، جبران‌ساز جهت تامین این مولفه از توان اکتیو به منبع انرژی خارجی نیاز ندارد و تنها درصدی توان اکتیو (p_{loss}) برای غلبه بر تلفات داخلی توان از شبکه قدرت جذب می‌کند.

نتیجه می‌دهد. در شبیه‌سازی‌های به عمل آمده در این مقاله از یک کنترلر فازی برای تنظیم ولتاژ dc استفاده شده است که در مقاله دیگری مفصلاً شرح داده خواهد شد.



شکل ۳- اساس عملکرد جبران‌سازی استاتیکی سنکرون جهت جبران‌سازی همزمان توان راکتیو و عدم تعادل بار به صورت محلی

مبنای عملکرد جبران‌ساز استاتیکی سنکرون برای



شکل ۴- محاسبه جریان‌های مرجع جبران‌ساز بر مبنای استراتژی اصلاح شده تساوی جریان‌های منبع

بردارهای ولتاژ و جریان سه فاز قابل محاسبه است. مقدار متوسط توان اکتیو بار از طریق یک فیلتر پایین گذر (LPF) استخراج می‌شود. این مولفه از توان بار (\bar{p}) به علاوه توان تلف شده در جبران‌ساز (p_{loss}) می‌بایست از شبکه قدرت جذب شود. مقدار مرجع برای اندازه جریان کشیده شده از شبکه قدرت توسط مجموعه بار و جبران‌ساز (I_{sm}^*) به نحوی محاسبه می‌شود که توان مورد نیاز بار توسط سه جریان متعادل از شبکه قدرت جذب شود. مقادیر لحظه‌ای جریان مرجع برای شبکه قدرت $(i_{sa}^*, i_{sb}^*, i_{sc}^*)$ با معلوم بودن فرکانس

شکل (۴) بلوک دیاگرام نحوه تولید جریان مرجع جبران‌ساز را شرح می‌دهد. برای این منظور استراتژی تساوی جریان‌های منبع استفاده شده است که در آن مولفه متوسط توان اکتیو مورد نیاز بار توسط سه جریان متعادل از شبکه قدرت جذب می‌شود [۱۴]. برای این منظور سه جریان نامتعادل توسط جبران‌ساز به شبکه تزریق می‌شود تا مجموع جریان‌های کشیده شده از سمت شبکه قدرت پس از وارد شدن جبران‌ساز به مدار به صورت متعادل درآید. توان اکتیو لحظه‌ای بار $p(t)$ بر اساس تئوری توان‌های لحظه‌ای از طریق ضرب داخلی

بیست و چهارمین کنفرانس بین‌المللی برق

توزیع جریان هارمونیک مرتبه سوم به شبکه قدرت می‌گردد. ولتاژ خروجی اینورتر با مدولاسیون پهنای پالس به صورت زیر بدست می‌آید:

$$v_a(t) = k_m \cdot [\bar{v}_{dc} + \tilde{v}_{dc} \cdot \sin(2\omega_0 t + \theta_{dc})] \cdot M_a \sin(\omega_0 t + \delta_a) \quad (9)$$

که رابطه فوق به صورت زیر قابل ساده‌سازی است:

$$v_a(t) = k_m \cdot M_a \cdot \bar{v}_{dc} \cdot \sin(\omega_0 t + \delta_a) + \frac{k_m \cdot M_a \cdot \tilde{v}_{dc}}{2} \cdot [\cos(\omega_0 t + \theta_{dc} - \delta_a) - \cos(3\omega_0 t + \theta_{dc} + \delta_a)] \quad (10)$$

بنابراین ولتاژ خروجی اینورتر علاوه بر مولفه پایه مورد نظر (ترم اول در سمت راست معادله فوق)، دارای دو مولفه غیر دلخواه ناشی از نوسانات مرتبه دوم ولتاژ خازن dc است. ولتاژ هارمونیک مرتبه سوم تولید شده در خروجی اینورتر سبب تزریق جریان هارمونیک سوم به شبکه قدرت می‌گردد. برای پرهیز از این مشکل در این مقاله تابع مدولاسیون اصلاح شده به صورت زیر پیشنهاد می‌شود:

$$m'_a(t) = [V_{dc}^* / v_{dc}(t)] \cdot m_a(t) \quad (11)$$

در رابطه فوق V_{dc}^* مقدار مرجع برای متوسط ولتاژ dc و $v_{dc}(t)$ ولتاژ لحظه‌ای خازن dc است. به عبارت دیگر با اندازه‌گیری ولتاژ خازن dc مقادیر اصلاح شده دیوتی سایکل‌ها به گونه‌ای محاسبه می‌شود که مستقل از نوسانات ولتاژ dc ولتاژ مورد نظر را در خروجی اینورتر ارائه دهد. تابع مدولاسیون اصلاح شده برای مولفه β نیز به همین روش محاسبه می‌شود. ولتاژ خروجی اینورتر با استفاده از تابع مدولاسیون اصلاح شده عبارت خواهد بود از:

$$v_a(t) = k_m v_{dc}(t) m'_a(t) = k_m V_{dc}^* M_a \sin(\omega_0 t + \delta_a) = k_m V_{dc}^* m_a(t) \quad (12)$$

به عبارت دیگر مادامیکه قدر مطلق تابع مدولاسیون اصلاح شده در محدوده صفر تا یک تغییر نماید، ولتاژ خروجی

شبکه قدرت به صورت همفاز با ولتاژ توالی مثبت بار بدست می‌آید. فرکانس شبکه قدرت با استفاده از یک PLL قابل استخراج است. لازم به ذکر است که چنانچه جریان‌های مرجع برای شبکه قدرت به صورت همفاز با ولتاژ توالی مثبت بار در نظر گرفته شود، کل توان راکتیو بار توسط جبران‌ساز تامین می‌شود. در حالت کلی، اختلاف فاز میان جریان مرجع برای شبکه قدرت و ولتاژ توالی مثبت بار قابل تنظیم است و از طریق آن می‌توان تنها بخشی از توان راکتیو بار را جبران‌سازی نمود و یا در صورت لزوم جهت تنظیم ولتاژ بار، توان راکتیو بیشتری به شبکه تزریق نمود. حاصل تفاضل مقادیر مرجع محاسبه شده برای جریان کشیده شده از شبکه قدرت پس از وارد شدن جبران‌ساز به مدار $(i_{sc}^*, i_{sb}^*, i_{sa}^*)$ از جریان بار $(i_{fc}^*, i_{fb}^*, i_{fa}^*)$ ، جریان مرجع جبران‌ساز $(i_{ic}^*, i_{ib}^*, i_{ia}^*)$ را در هر لحظه نتیجه می‌دهد.

۳-۲- اصلاح دینامیکی دیوتی سایکل‌ها^۱

جبران‌سازی مولفه نوسانی توان اکتیو بار به صورت محلی سبب ایجاد نوسانات مرتبه دوم بر ولتاژ خازن سمت dc به شرح زیر می‌گردد:

$$C \cdot v_{dc}(t) \cdot \frac{dv_{dc}(t)}{dt} = p(t) \quad (4)$$

$$C \cdot v_{dc}(t) \cdot dv_{dc}(t) = \tilde{p} \cdot \cos(2\omega_0 t + \theta_{\tilde{p}}) \cdot dt \quad (5)$$

$$v_{dc}^2(t) = \frac{\tilde{p}}{C\omega_0} \cdot \sin(2\omega_0 t + \theta_{\tilde{p}}) + \bar{v}_{dc}^2 \quad (6)$$

$$v_{dc}(t) \approx \bar{v}_{dc} + \frac{1}{2} \cdot \frac{\tilde{p}}{C\omega_0 \cdot \bar{v}_{dc}} \cdot \sin(2\omega_0 t + \theta_{\tilde{p}}) \quad (7)$$

$$v_{dc}(t) \approx \bar{v}_{dc} + \tilde{v}_{dc} \cdot \sin(2\omega_0 t + \theta_{dc}) \quad (8)$$

که در روابط فوق $p(t)$ مولفه نوسانی توان اکتیو میان جبران‌ساز و بار، \tilde{p} و $\theta_{\tilde{p}}$ دامنه و فاز مولفه نوسانی توان اکتیو، \bar{v}_{dc} متوسط ولتاژ خازن dc و ω_0 فرکانس پایه شبکه قدرت می‌باشد.

در مدولاسیون پهنای پالس نوسانات بوجود آمده بر ولتاژ dc به ولتاژ خروجی اینورتر منتقل می‌شود که این امر سبب

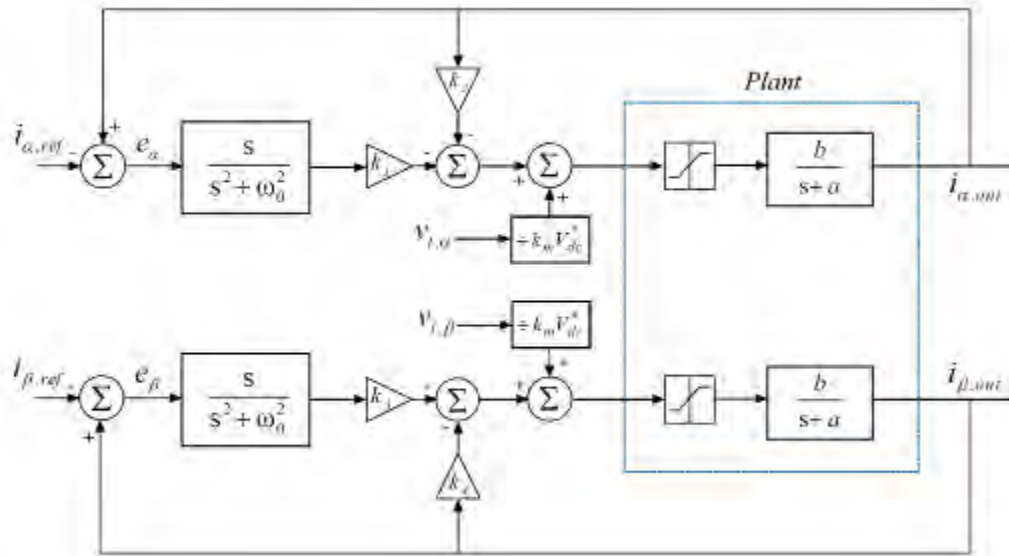
^۱ Duty cycle

بیست و چهارمین کنفرانس بین‌المللی برق

با انتخاب سطح مناسب برای ولتاژ dc می‌توان از این مهم که همواره دیوتی‌سایکل‌های اصلاح شده از یک کوچکتر باشند، اطمینان جست. سطح ولتاژ مناسب برای سمت dc بر اساس توان نامی جبران‌ساز، نوع مدولاسیون و مقدار سلف کوپلینگ جبران‌ساز به شبکه قدرت قابل محاسبه است.

اینورتر مستقل از تغییرات ولتاژ dc بدست می‌آید. با این اصلاح، دو معادله اول و دوم از (۱) بر حسب ورودی‌های توابع مدولاسیون ($m_\alpha(t)$ و $m_\beta(t)$) به صورت زیر در می‌آیند:

$$\begin{cases} \frac{di_\alpha(t)}{dt} = -\frac{R}{L} \cdot i_\alpha(t) + \frac{1}{L} \cdot [k_m V_{dc}^* m_\alpha(t) - v_{i\alpha}(t)] \\ \frac{di_\beta(t)}{dt} = -\frac{R}{L} \cdot i_\beta(t) + \frac{1}{L} \cdot [k_m V_{dc}^* m_\beta(t) - v_{i\beta}(t)] \end{cases} \quad (13)$$



شکل ۵- بلوک دیاگرام کنترلر جریان پیشنهادی

قطب‌های حلقه بسته سیستم را در مکان‌های مناسب جایی نمود به گونه‌ای که پاسخ دینامیکی پایدار و مطلوب برای سیستم حلقه بسته حاصل شود.

در پیاده سازی عملی یک جبران‌ساز به صورت دیجیتال همواره یک تاخیر از لحظه نمونه‌برداری از سیگنال‌های ولتاژ و جریان تا تزریق جریان مورد نیاز به شبکه قدرت وجود دارد. این مسئله ناشی از زمان مورد نیاز برای محاسبات مقادیر مرجع و همچنین زمان مورد نیاز برای اعمال ولتاژ متناظر توسط اینورتر به شبکه قدرت می‌باشد. در مبحث کنترل، این مهم به خوبی شناخته شده است که جهت تضمین پایداری سیستم حلقه بسته حداقل تاخیر مدل مرجع برای یک کنترلر جایاب قطب، می‌بایست معادل با تاخیر خالص سیستم تحت کنترل^۱ باشد. با توجه به این مسئله و با فرض آنکه زمان

۳-۳- کنترلر حلقه داخلی

بلوک دیاگرام کنترلر جریان پیشنهادی در شکل (۵) آورده شده است. طبق رابطه (۱۳)، دو مولفه α و β در مختصات متعامد ساکن از یکدیگر مستقل می‌باشند و پارامترهای a و b به ترتیب معادل با R/L و $k_m V_{dc}^*/L$ می‌باشند.

ساختار پیشنهادی بر مبنای قاعده "Internal Modal" استوار می‌باشد و قادر است به خطای حالت دائمی صفر در تعقیب ورودی سینوسی با فرکانس ω_0 دست یابد. تابع تبدیل سیگنال خطا به ورودی مرجع برای مولفه α به صورت زیر بدست می‌آید:

$$\frac{e_\alpha}{i_{\alpha,ref}} = \frac{-(s+a) \cdot (s^2 + \omega_0^2)}{[k_2 b + (s+a)] \cdot (s^2 + \omega_0^2) + k_1 b s} \quad (14)$$

رابطه فوق روشن می‌سازد که خطای حالت ماندگار کنترلر پیشنهادی در تعقیب ورودی سینوسی با فرکانس ω_0 صفر می‌باشد. از طریق تنظیم ضرایب فیدبک (k_1 تا k_4) می‌توان

^۱ Plant

بیست و چهارمین کنفرانس بین‌المللی برق

$$\begin{aligned} x_1 &= -274, x_2 = -729 + j302, x_3 = -729 - j302 \\ x_4 &= -274, x_5 = -729 + j302, x_6 = -729 - j302 \end{aligned} \quad (16)$$

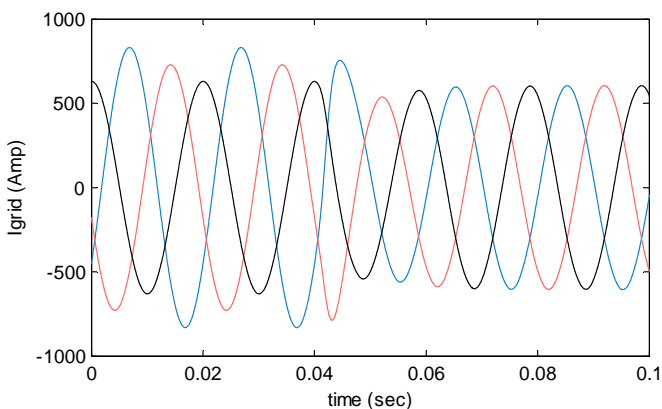
جدول ۱- مقادیر لحاظ شده برای بار هر یک از فازها در مطالعات شبیه سازی

Z_{LA}	$0.345 + j0.565 \ (\Omega)$
Z_{LB}	$0.489 + j0.785 \ (\Omega)$
Z_{LC}	$0.632 + j1.036 \ (\Omega)$

مقادیر بهره مناسب برای جایابی قطب‌های سیستم در مکان‌های فوق عبارتند از:

$$k_1 = 1.6, k_2 = 0.003, k_3 = 1.6, k_4 = 0.003 \quad (17)$$

سیستم شبیه‌سازی شده توسط نرم‌افزار MATLAB/SIMULINK در شکل (۶) نشان داده شده است. نتایج حاصل از شبیه‌سازی در شکل‌های (۷) تا (۱۶) آورده شده است. در ابتدا، جبران‌ساز خارج از مدار است و تمامی مولفه‌های توان ظاهری بار از شبکه قدرت جذب می‌شود. جبران‌ساز در لحظه $t = 0.04 \text{ sec}$ به شبکه قدرت متصل می‌شود. همانگونه که در شکل (۷) مشاهده می‌شود جریان‌های کشیده شده از شبکه قدرت قبل از جبران‌سازی نامتعادل است. پس از وارد شدن جبران‌ساز استاتیکی سنکرون به مدار، جریان‌های کشیده شده از سمت شبکه به صورت متعادل در می‌آیند. در این حالت مطابق شکل (۸) جبران‌ساز سه جریان نامتعادل به شبکه تزریق می‌کند تا برآیند جریان‌های نامتعادل بار و جبران‌ساز به صورت متعادل درآیند.



شکل ۷- جریان‌های کشیده شده از شبکه قدرت توسط مجموعه بار و ساز

تاخیر پیاده‌سازی دیجیتال کنترلر حلقه بسته جبران‌ساز استاتیکی سنکرون معادل با دو پیوند سوئیچینگ باشد، قطب‌های سیستم حلقه بسته جبران‌ساز استاتیکی را می‌توان حداکثر تا فاصله $s = f_s/2$ از محور موهومی دور نمود (f_s فرکانس سوئیچینگ است) [۵]. لازم به ذکر است که هرچه قطب‌های یک سیستم حلقه بسته از محور موهومی دورتر باشد، سرعت پاسخ سیستم به ورودی مرجع بیشتر است و هرچه قطب‌های سیستم به محور حقیقی نزدیکتر باشد، میزان فراجش خروجی سیستم کوچکتر می‌باشد.

۴- مطالعات شبیه سازی

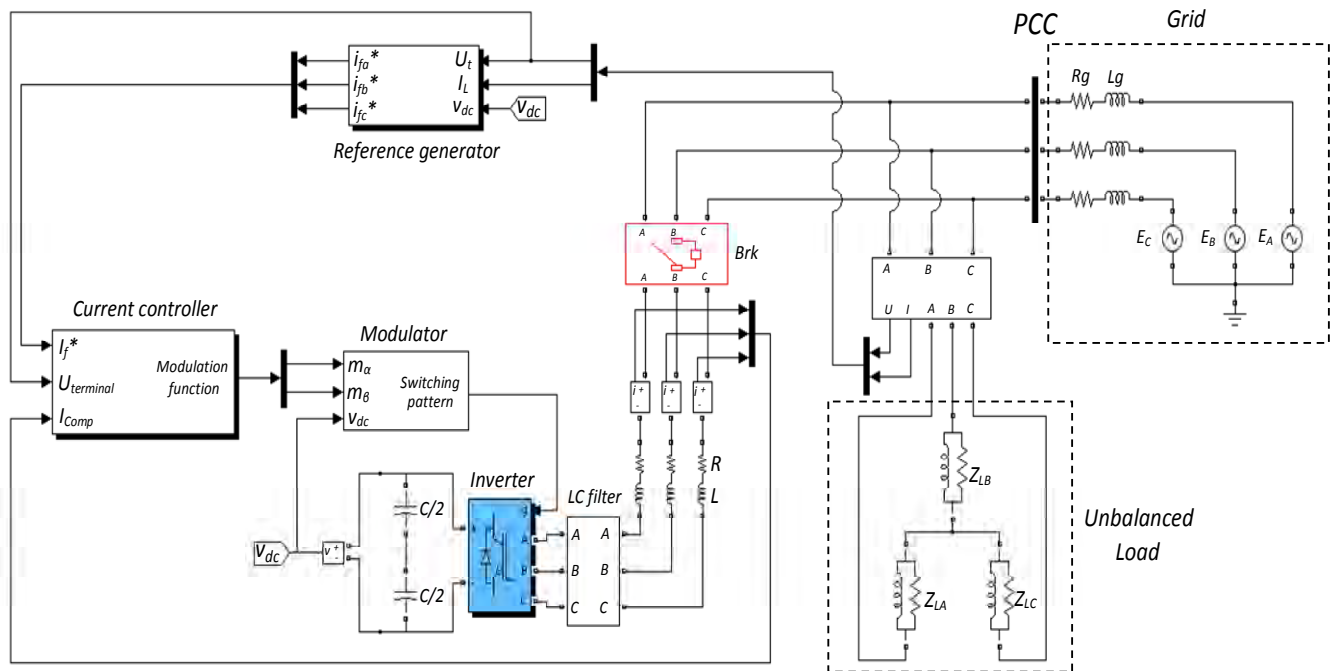
مطالعات شبیه‌سازی بعمل آمده در این بخش، توسط نرم افزار MATLAB/SIMULINK بر روی یک جبران‌ساز استاتیکی سنکرون به توان نامی $\pm 250 \text{ kVAR}$ جهت متعادل‌سازی و جبران‌سازی همزمان توان راکتیو بار نامتعادل در یک شبکه توزیع 380 V با فرکانس 50 Hz انجام شده است [۱۵]. مقادیر اندوکتانس کوپلینگ و خازن سمت dc به ترتیب معادل با 0.457 mH و 3.4 mF است. مقدار اندوکتانس معادل شبکه قدرت در محل نصب جبران‌ساز $L_g = 0.147 \text{ mH}$ می‌باشد. مقادیر منظور شده برای امپدانس بار در هر فاز در جدول (۱) آورده شده است.

فرکانس سوئیچینگ اینورتر $f_s = 3200 \text{ Hz}$ ، نوع مدولاسیون SVPWM و متوسط ولتاژ سمت dc معادل با 1000 V انتخاب شده است. توابع تبدیل نسبت جریان خروجی به جریان مرجع جبران‌ساز عبارتست از:

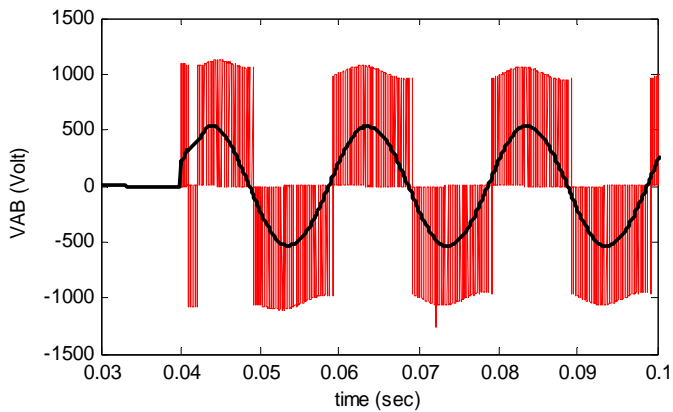
$$\begin{aligned} \frac{i_a}{i_{a,ref}} &= -\frac{k_1 b s}{[k_2 b + (s+a)] \cdot (s^2 + \omega_0^2) + k_1 b s} \\ \frac{i_\beta}{i_{\beta,ref}} &= -\frac{k_3 b s}{[k_4 b + (s+a)] \cdot (s^2 + \omega_0^2) + k_3 b s} \end{aligned} \quad (15)$$

با لحاظ نمودن تاخیر ناشی از پیاده‌سازی دیجیتال کنترل کننده و ترسیم منحنی صفر و قطب سیستم حلقه بسته، مکان مناسب برای قطب‌های جدید سیستم حلقه بسته به صورت زیر در نظر گرفته شده است:

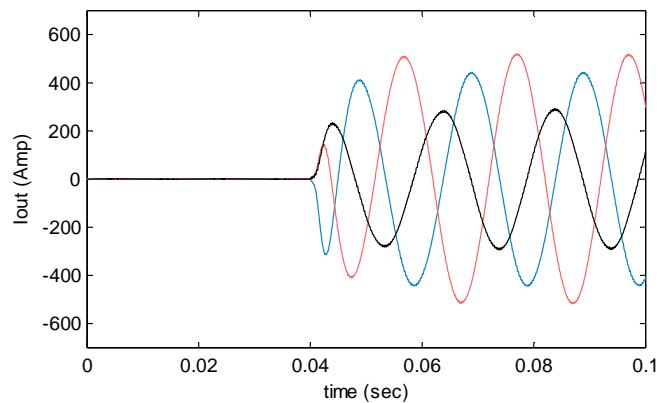
بیست و چهارمین کنفرانس بین‌المللی برق



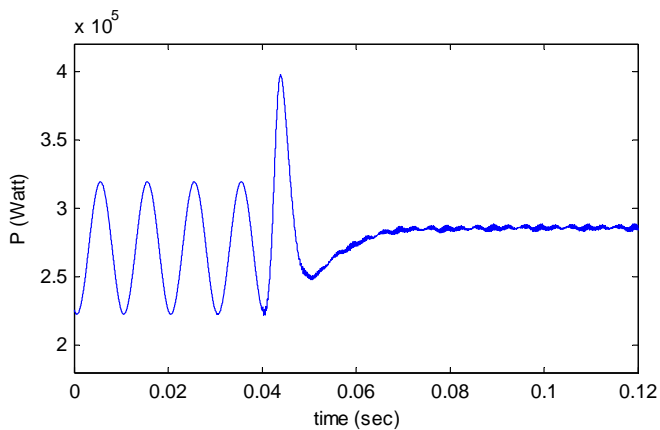
شکل ۶- سیستم شبیه‌سازی شده توسط نرم افزار MATLAB/SIMULINK



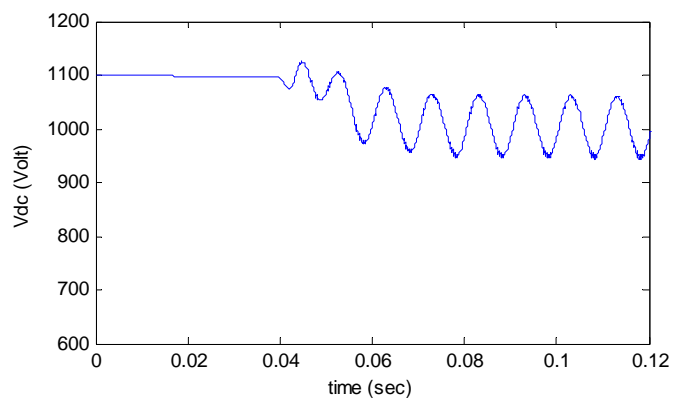
شکل ۱۰- ولتاژ خروجی جبران‌ساز قبل و بعد از فیلتر پسو LC



شکل ۸- جریان‌های خروجی جبران‌ساز استاتیکی سنکرون



شکل ۱۱- توان اکتیو لحظه‌ای جذب شده از شبکه، قبل و بعد از جبران‌سازی



شکل ۹- تغییرات ولتاژ سمت dc

بیست و چهارمین کنفرانس بین‌المللی برق

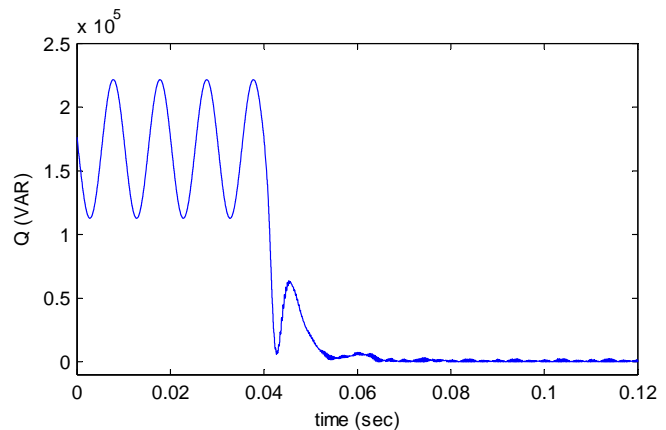
طریق اصلاح دینامیکی دیوتی سایکل سوئیچهای اینورتر فاقد هارمونیک‌های ناخواسته مرتبه سوم است.

شکل‌های (۱۱) و (۱۲) توان‌های لحظه‌ای اکتیو و راکتیو جذب شده توسط مجموعه بار و جبران‌ساز را از شبکه قدرت قبل و بعد از جبران‌سازی نمایش می‌دهند. چنانچه مشاهده می‌شود تا قبل از وارد شدن جبران‌ساز به مدار توان‌های اکتیو و راکتیو جذب شده از سمت شبکه علاوه بر مولفه dc دارای یک مولفه نوسانی با فرکانس دو برابر فرکانس شبکه می‌باشند. با وارد شدن جبران‌ساز به مدار، توان اکتیو لحظه‌ای کشیده شده از سمت شبکه به صورت dc در می‌آید. همچنین با توجه به اینکه جریان‌های مرجع جبران‌ساز با هدف جبران‌سازی کل توان راکتیو بار به صورت محلی استخراج شده‌اند، توان راکتیو جذب شده از سمت شبکه قدرت پس از جبران‌سازی در حالت ماندگار صفر است. مقدار متوسط توان اکتیو جذب شده از شبکه قدرت توسط مجموعه بار و جبران‌ساز برابر با متوسط توان اکتیو بار قبل از جبران‌سازی بعلاوه درصدی توان اکتیو برای غلبه بر تلفات داخلی جبران‌ساز است.

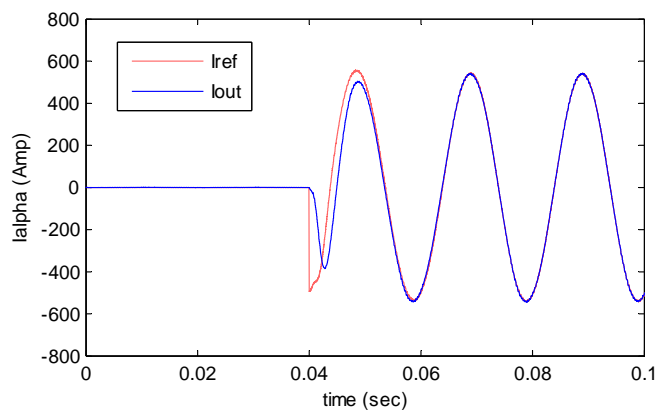
مقایسه جریان‌های مرجع و خروجی جبران‌ساز برای دو مولفه α و β در شکل‌های (۱۳) و (۱۴) آورده شده است. تفاضل جریان‌های خروجی جبران‌ساز از مقادیر مرجع در شکل‌های (۱۵) و (۱۶) نشان داده شده است. همانگونه که مشاهده می‌شود کنترلر جریان طراحی شده قادر است در زمان کوتاه (کمتر از یک سیکل) به خطای صفر در تعقیب جریان‌های مرجع دست یابد.

۵- جمع بندی و نتیجه‌گیری

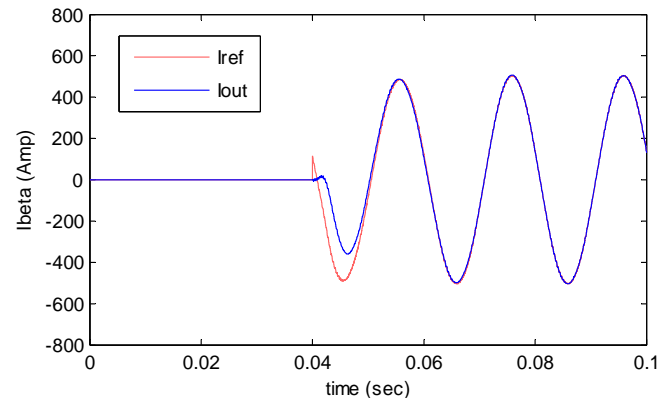
در این مقاله یک کنترلر جریان مبتنی بر مدولاسیون پهنای پالس برای کنترل حلقه بسته جبران‌سازی استاتیکی سنکرون ارائه شد. در روش پیشنهاد شده جریان‌های مرجع جبران‌ساز به مختصات متعامد ساکن ارجاع داده شده است. کنترلر پیشنهادی قادر است به خطای حالت ماندگار صفر در تعقیب جریان‌های مرجع جبران‌ساز دست یابد. برای پرهیز از انتقال تاثیر نوسانات ایجاد شده بر ولتاژ خازن dc به سمت خروجی جبران‌ساز، دیوتی‌سایکل‌های اینورتر به صورت دینامیکی



شکل ۱۲- توان راکتیو لحظه‌ای جذب شده از شبکه، قبل و بعد از جبران‌سازی



شکل ۱۳- جریان‌های مرجع و خروجی جبران‌ساز در محور α



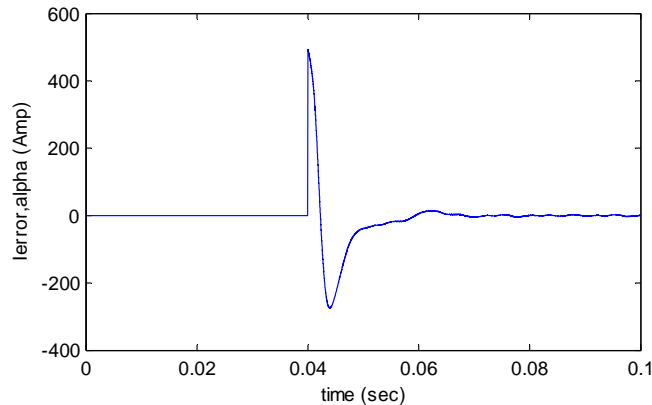
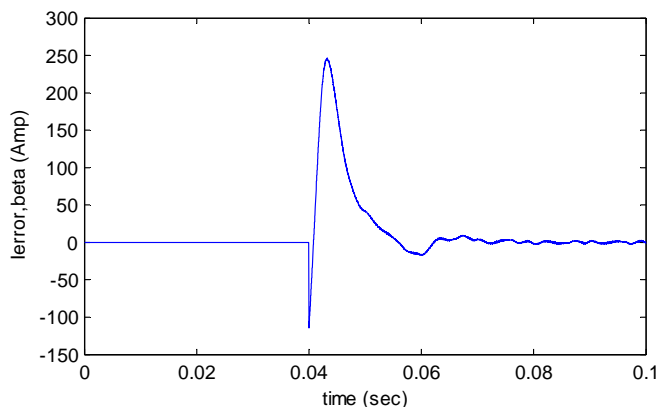
شکل ۱۴- جریان‌های مرجع و خروجی جبران‌ساز در محور β

ولتاژ سمت dc در شکل (۹) نشان داده شده است. چنانچه بیشتر شرح داده شد، جبران‌سازی مولفه نوسانی توان اکتیو توسط جبران‌ساز منجر به ایجاد نوسانات مرتبه دوم بر ولتاژ خازن dc می‌گردد. ولتاژ خروجی جبران‌ساز قبل و پس از فیلتر پسیو LCL در شکل (۱۰) آورده شده است. همانگونه که مشاهده می‌شود مولفه اصلی ولتاژ خروجی جبران‌ساز از

مراجع

- [1] M. T. Bina, M. D. Eskandari, "Consequence of unbalance supplying condition on a distribution static compensator," *IEEE Annual Power Electronics Specialists Conference, PESC*, vol. 5, pp. 3900-3904, Jun. 2004.
- [2] M. P. Kazmierkowski, L. Malesani, "Current control techniques for three-phase voltage-source PWM inverters: a survey," *IEEE Transactions on Industrial Electronics*, vol. 45, Issue 5, pp. 691-703, Oct. 1998.
- [3] K. J. Astrom, B. Wittenmark, "Adaptive control," second edition, *Addison-Wesley Publication Co.*, 1995.
- [4] Jong-Woo Choi, Heui-Wook Kim, Seung-Ki Sul, "Design of fast response current controller using d-q axis cross-coupling," *22nd International Conference on Industrial Electronics, Control, and Instrumentation*, vol. 2, pp. 1187-1192, 5-10 Aug. 1996.
- [5] P. W. Lehn, M. R. Iravani, "Experimental evaluation of STATCOM closed-loop dynamics," *IEEE Transactions on Power Delivery*, vol. 13, no. 4, pp. 1378-1384, Oct. 1998.
- [6] K. Jain, A. Behal, X. T. Zhang, D. M. Dawson, N. Mohan, "Nonlinear controllers for fast voltage regulation using STATCOMs," *IEEE Transactions on Control Systems Technology*, vol. 12, Issue 6, pp. 827-842, Nov. 2004.
- [7] G. E. Valderrama, A. M. Stankovic, P. Mattavelli, "An adaptive controller in stationary reference frame for D-STATCOM in unbalanced operation," *IEEE Trans. on Industrial Electronics*, vol. 51, no. 2, pp. 401-409, Apr. 2004.
- [8] G. E. Valderrama, P. Mattavelli, A. M. Stankovic, "Reactive power and unbalance compensation using STATCOM with dissipativity-based control," *IEEE Trans. on Control Systems Technology*, vol. 9, no. 5, pp. 718-727, Sept. 2001.
- [9] S. Mohagheghi, G. K. Venayagamoorthy, R. G. Harley, "Optimal Neuro-Fuzzy external controller for a STATCOM in the 12-bus benchmark power system," *IEEE Trans. Power Delivery*, vol. 22, no. 4, pp. 2548-2558, Oct. 2007.
- [10] B. Blazic, I. Papic, "A new mathematical model and control of D-STATCOM for operation under unbalanced conditions," *Electric Power Systems Research*, vol. 72, Issue 3, pp. 279-287, Dec. 2004.
- [11] B. Blazic, A. I. Papic, "Improved D-STATCOM control for operation with unbalanced currents and voltages," *IEEE Trans. Power Delivery*, vol. 21, no. 1, pp. 225-233, Jan. 2006.
- [12] H. Lasseter, C. Hochgraf, "STATCOM control for operation with unbalanced voltages," *IEEE Transactions on Power Delivery*, vol. 13, no.2, Apr. 1998.
- [13] L. Xu, V. G. Ageldis and E. Acha, "Development consideration of DSP-controlled PWM VSC-based STATCOM," *IEE Proc. Electr. Power Appl.*, vol. 148, no. 5, Sept. 2001.
- [14] R. S. Herrera, P. Salmeron, H. Kim, "Instantaneous reactive power theory applied to active power filter compensation: different approaches, assessments, and experimental results," *IEEE Trans. Industrial Electronics*, vol. 55, no. 1, pp. 184-194, Jan. 2008.
- [15] M. Tavakoli Bina, M.D. Eskandari, M. Panahlou, "Design and installation of a $\pm 250\text{kVar}$ D-STATCOM for a distribution substation," *Electric Power Systems Research*, vol. 73, pp. 383-391, 2005.

اصلاح شده است. این نوسانات مسئله‌ای اجتناب‌ناپذیر است و ناشی از جابه‌جایی مولفه نوسانی توان اکتیو میان بار و جبران‌ساز می‌باشد. نتایج شبیه‌سازی‌های به عمل آمده نشان می‌دهد که کنترلر پیشنهادی قادر است با سرعت و پاسخ دینامیکی مطلوب جریان‌های مرجع جبران‌ساز را دنبال نماید. از آنجائیکه در روش پیشنهادی بر خلاف روش‌های متداول نیازی به استخراج مولفه‌های توالی مثبت و توالی منفی سیگنال‌ها در حلقه فیدبک وجود ندارد، روش پیشنهادی قادر است پاسخ به مراتب سریعتری را در مقایسه با سایر روش‌های موجود ارائه دهد. با کنترلر حلقه بسته پیشنهادی، توان اکتیو متوسط بار توسط سه جریان متعادل از شبکه قدرت جذب می‌شود و سایر مولفه‌های توان ظاهری بار به صورت محلی و توسط جبران‌ساز تامین می‌شود. برای این منظور جبران‌ساز استاتیکی سنکرون به منبع انرژی اضافی نیازی ندارد و تنها درصدی توان اکتیو برای غلبه بر تلفات داخلی توان در جبران‌ساز از شبکه قدرت جذب می‌کند.

شکل ۱۵- سیگنال خطای تعقیب جریان مرجع در محور α شکل ۱۶- سیگنال خطای تعقیب جریان مرجع در محور β